

DIALOG(R)File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

06473307 **Image available**

OPTICAL TRANSMISSION OF SEMICONDUCTOR MEMORY

PUB. NO.: **2000-058882** [JP 2000058882 A]

PUBLISHED: February 25, 2000 (20000225)

INVENTOR(s): ANDO YOSHIFUMI

APPLICANT(s): ANDO YOSHIFUMI

APPL NO.: 10-249016 [JP 98249016]

FILED: July 31, 1998 (19980731)

INTL CLASS: H01L-031/0232; H01L-033/00; H04B-010/14; H04B-010/135;
H04B-010/13; H04B-010/12

ABSTRACT

PROBLEM TO BE SOLVED: To realize data transmission between a CPU, a memory controller and a semiconductor memory in which spurious radio wave radiation and skew between data are reduced while increasing the speed, limitation of the number of memory elements to be connected is relaxed and extension of memory board is facilitated.

SOLUTION: A CPU, a memory controller and a memory element are interconnected through optical transmission. More specifically, each output is connected with a light emitting element, e.g. an LED, an electric signal is converted into an optical signal and received by a light receiving element through an optical cable 4, or the like, in order to be reconverted into an electric signal. Since the CPU, the memory controller and the memory element are not required to drive elements being connected with the board wiring but required to drive only a light emitting element, drive capacity is not required to be increased. Furthermore, unnecessary radio wave radiation is reduced and limitation to the memory element to be connected and the wiring length is eliminated. Since delay due to distance

can be neglected in optical transmission, the effect of the optical transmission path length is not required to be taken into account and an extension board can be connected easily while limiting arrangement of a substrate 1.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-58882

(P 2 0 0 0 - 5 8 8 8 2 A)

(43) 公開日 平成12年2月25日 (2000. 2. 25)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
H01L 31/0232		H01L 31/02	C 5F041
33/00		33/00	M 5F088
H04B 10/14		H04B 9/00	Q 5K002
10/135			
10/13			

審査請求 未請求 請求項の数 1 書面 (全 3 頁) 最終頁に続く

(21) 出願番号 特願平10-249016

(22) 出願日 平成10年7月31日 (1998. 7. 31)

(71) 出願人 598100221

安藤 善文

東京都国立市西3-2-62

(72) 発明者 安藤 善文

東京都国立市西3-2-62

Fターム(参考) 5F041 AA21 FF14

5F088 BA20 BB01

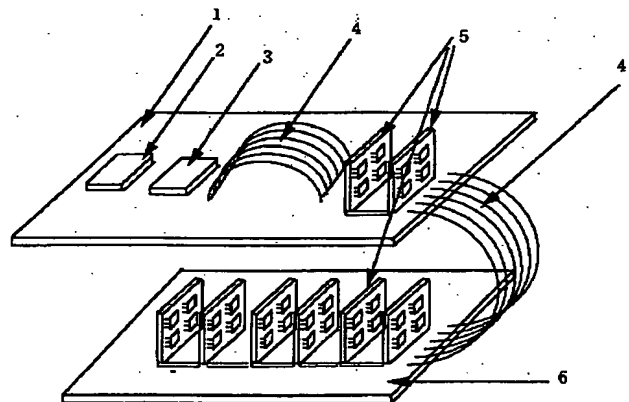
5K002 CA02 FA01 GA07

(54) 【発明の名称】 半導体メモリの光伝送

(57) 【要約】

【目的】 CPU、メモリコントローラと半導体メモリ間のデータ伝送において高速化と不要電波輻射、データ間のスキューの低減、接続されるメモリー素子数の制限緩和、メモリーボードの増設容易さを実現する。

【解決手段】 CPU、メモリーコントローラとメモリー素子間を光伝送でつなぐ。具体的には、それぞれの出力をLED等の発光素子につなぎ電気信号を光信号に変換し、これを光ケーブル等を介して受光素子で受け、電気信号に再変換する。このようにすれば、CPU、コントローラ、メモリー素子は基板配線、接続される素子を駆動する必要はなく、発光素子だけを駆動すればよいから、駆動能力を大きくする必要はなく、不要電波輻射も減り接続するメモリー素子、配線長の制限も無くなる。さらに、光伝送では距離による遅延は無視できるから、光伝送路長の影響を考慮する必要はなくなり、基板配置の制限、増設ボードも容易に接続できる。



【特許請求の範囲】

【請求項1】 CPU、またはメモリコントローラと半導体メモリ間のデータ伝送を光を介して行う。

【発明の詳細な説明】

【0001】

【従来の技術】半導体メモリ、例えばDRAM (Dynamic Random Access Memory) においては、高速データ伝送の要求から、高速アクセス、及びその実現手段としてクロック同期方式が主流となりつつある。しかしデータの高速化、同期方式化に伴い、次の問題があった。(1) 半導体チップにおいて高速スイッチング化実現のため出力回路を大きくせねばならず、チップサイズが大きくなる。対策として信号レベルの少振幅化の提案もあるが、ノイズに弱い、配線長を長くできない等の問題がある。(2) 同期信号も高速化するに従い、メモリ搭載モジュール間、メモリチップ内での読み込みと出力間の遅延が問題となり、対策として各モジュールに位相合わせ用のPLL回路の搭載、遅延同期回路のチップ内導入、同期信号の入力、出力用と複数化が提案、実行されているが、コスト増が問題となっている。(3) CPU又はコントローラとメモリ間の配線においてアドレス信号間、出力データ間の遅延時間の差を小さくするため、配線長をそろえる必要がある。(4) 上記配線からの不要電波輻射が増える。対策として同期信号にジッターをかけて周波数を分散させている。(5) 搭載メモリの大容量化の要請は強いが、CPU、コントローラ、メモリチップとも、出力回路の駆動能力が高速化に伴って限られて来るため、接続されるメモリチップの個数が制限されると別のボードのメモリを駆動するのは難しかった。

【0002】

【課題を解決するための手段】CPU、またはコントローラと半導体メモリ間の伝送を金属配線ではなく光を使った光伝送で行う。具体的にはLED等の発光素子とフォトダイオード等の受光素子の組み合わせで行う。現在のメモリデータ転送速度は100MHzで200、400MHzの提案もあるが、LEDによる通信速度は200~400MHzは一般的であり、1GHzも実用化されている為、充分対応でき、多重化も可能である。この場合の発光素子、光ケーブルはKM単位の遠距離である必要は無いため、従来の出力通信用の様な大出力、低損失でなくて良く、低コスト化可能である。このようにすれば、CPU、コントローラ、メモリチップは発光素子を駆動すれば良いため、大きな駆動能力は必要なく、駆動能力によるメモリ数、配線長の制限はなくなる。また不要電波輻射も大幅に少なくなる。さらに、光伝送では、ケーブルの長さによる到達時間差は無視できるから、複雑な同期回路は不要で、CPU、コントローラとメモリ搭載のボードは別々に離れて設置する事もできる。このように本発明は単なる置き換えでなく、飛躍的に性能、仕様の改善が図れるのが特徴である。

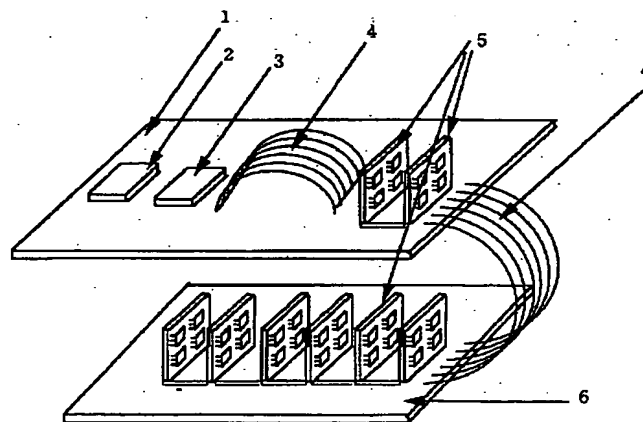
【図面の簡単な説明】

【図1】光接続された、CPU、コントローラ、メモリ素子を搭載したメモリモジュール及び増設メモリボードの例を示す。

【符号の説明】

1. CPU、コントローラ、メモリ搭載モジュール基板
2. CPU
3. コントローラ
4. 光ケーブル
5. メモリ素子を搭載したモジュール
6. 増設メモリボード

【図1】



フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

テーマコード (参考)

H 0 4 B 10/12